



SLC vs. MLC NAND und die Auswirkungen der Fertigungsprozesse

White paper CTWP010

01 - Einführung

Die Entwicklung der NAND Flash Technologie folgte - bis vor einigen Jahren - dem Weg der „traditionellen“ Speichertechnologien wie z.B. SRAM, DRAM, EEPROMs, usw., bei denen in jeder Speicherzelle ein Bit an binären Informationen gespeichert wird. Diese Art der NAND Flash Technologie wird als Single Level Cell, oder auch SLC, bezeichnet.

Da der Bedarf an höheren Speicherdichten und geringeren Kosten immer größer wurde, wurden neue Typen von Flashspeicherzellen entwickelt, die mehrere Bits in einer Zelle speichern konnten. Die bekannteste Form dieser NAND Speichertechnik ist die Multi Level Cell, oder auch MLC, in welcher zwei Bits pro Zelle gespeichert werden. Ebenfalls am Markt erhältlich sind Tri Level Cells, oder TLC, welche in der Lage sind, drei Bits pro Zelle zu speichern. Die Endurance von TLC ist allerdings extrem gering und bewegt sich im Bereich von ca. 300 Schreib-/Löschzyklen, daher ist es eine anerkannte Tatsache, dass TLC NAND nicht für industrielle Anwendungen geeignet ist, nicht einmal unter Zuhilfenahme diverser Controller- und Firmwaretechniken, mit denen die Endurance erhöht werden kann.

Daher fokussieren wir uns hier auf die Schlüsselunterschiede zwischen SLC und MLC NAND und welche Auswirkungen die Verkleinerung der Fertigungsprozesse auf diese beiden Technologien hat.

02 - Speicherdichte und „Kosten pro Bit“

MLC NAND Flash Baugruppen speichern zwei Bit pro Zelle. Die höhere Speicherdichte bedeutet im Umkehrschluss, dass das Speicherarray bei MLC für die gleiche Kapazität weniger Platz benötigt, als es bei SLC Produkten der Fall ist. Die kleinere Arraygröße resultiert in einer kleineren DIE-Größe und somit geringeren „Kosten pro Bit“.

Allerdings entspricht der Größenvorteil von MLC nicht genau dem Zweifachen von SLC. Der Grund dafür ist, dass MLC mehr, spezialisierte Schreib- und Leseschaltkreise benötigt, was dazu führt, dass die DIE-Fläche geringfügig größer wird.

03 - Performance

Um in einer MLC NAND Flashzelle zwei Bits pro Zelle speichern zu können, muss der Programmierschaltkreis dazu in der Lage sein, vier genau spezifizierte Ladungsmengen im Floating Gate der Baugruppe zu platzieren - und das in ungefähr dem selben Spannungsbereich, in dem auch SLC arbeitet.

Bild 1 zeigt die daraus folgende Vt Verteilung bei SLC und MLC.

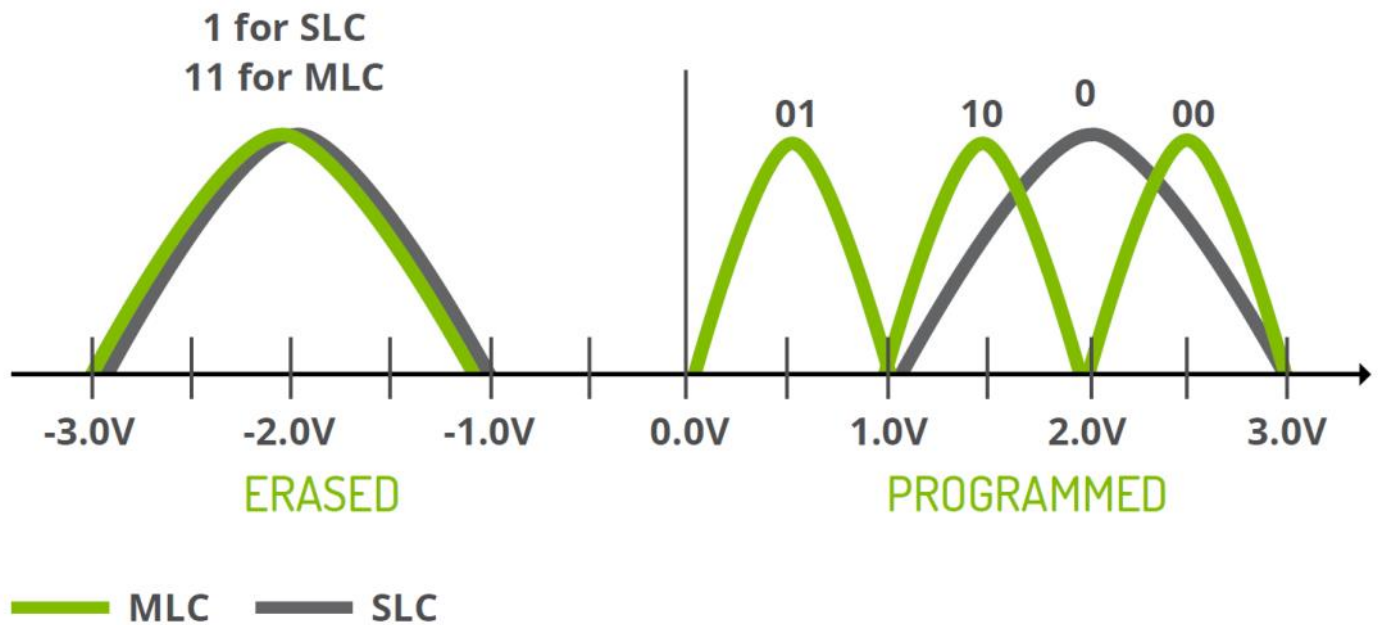


Bild 1: SLC und MLC Vt Verteilung

Um diese präzise Verteilung der Ladung im Floating Gate zu erreichen, benötigt man speziellere und zeitintensivere Schreibalgorithmen. Daraus resultiert bei MLC NAND Flash eine bis zu vier Mal höhere Programmierzeit als bei SLC NAND Flash.

Ein vergleichbarer Nachteil in der Performance existiert ebenfalls bei Leseoperationen, da die entsprechenden Leseschaltkreise mehr Zeit dafür benötigen, akkurat zwischen den vier verschiedenen Spannungsstadien zu unterscheiden. Daher ist die Zeit, die zum Auslesen einer Zelle benötigt wird, bei MLC NAND Flash bis zu drei Mal höher als bei SLC NAND Flash.

04 - Systemperformance

Neben der grundsätzlichen Performance auf Baugruppenlevel, die oben beschrieben wurde, leidet MLC NAND auch an einer niedrigeren Performance auf Low-System Level, da einige Systemfeatures fehlen, namentlich „Copyback Programming“ und „Partial Programming“.

Copyback Programming erlaubt es, eine Page an Daten von einem Ort in der Flash Baugruppe an einen anderen Ort zu verschieben, ohne dass die Daten aus dem Speicher heraus und wieder herein transferiert werden müssen. Bei einer Flash Baugruppe mit einer 2KB Pagegröße resultiert das in einer Zeitersparnis von mehr als 170µS - pro Page. Copyback Programming ist sehr effektiv im Bereich des Wear Leveling oder bei Lese-/Änderungs- und Schreiboperationen.

Partial Programming wiederum ermöglicht es, nur einen Teil einer Page mit Daten zu beschreiben. Bei einem NAND Flash mit 2KB Pagegröße in einer typischen PC Anwendung beinhaltet eine Page vier Sektoren mit Daten. Partial Programming erlaubt es, einen Sektor nach dem anderen mit Daten zu füllen. Dies ist im Besonderen bei Lese-/Änderungs- und Schreiboperationen oder bei kleinen Datenmengen (small block operations) nützlich.

Aufgrund seiner Architektur und Baugruppencharakteristik ist MLC NAND empfindlicher im Bezug auf das sogenannte „Array Disturbance“ Phänomen. Bei einem Zugriff auf einen Teil des Arrays können Störungen der benachbarten Zellen im selben Array auftreten. Als Konsequenz haben sich MLC NAND Hersteller entschieden, Partial Programming oder Copyback Programming nicht zuzulassen, um die Möglichkeit einer Array Disturbance zu minimieren. Das Fehlen dieser beiden Features bedeutet allerdings, dass MLC NAND langsamer ist, wenn es darum geht, Daten von einem Ort der Baugruppe an einen anderen zu transferieren. Es bedeutet auch, dass die Performance von MLC NAND bei kleinen Datenmengen (small block operations) deutlich geringer ist, als bei SLC NAND.

05 - Endurance

Der Programmierprozess einer NAND Flashzelle beschädigt die dünne Oxidschicht, die das Floating Gate vom Substrat trennt. Dieser Schaden kumuliert sich während der weiteren Benutzung, was dazu führt, dass mit steigender Anzahl der Schreib-/Löschzyklen der Spannungsbereich, der die Stadien „Programmiert“ und „Gelöscht“ einer Zelle separiert, verkleinert wird und sich zudem verschiebt. Wenn der Schwellenwert der Löschspannung den Schwellenwert der Detektion unter- oder überschreitet, kommt es zu Lesefehlern (read sensing errors). Dieses Phänomen wird in Bild 2 für SLC NAND dargestellt.

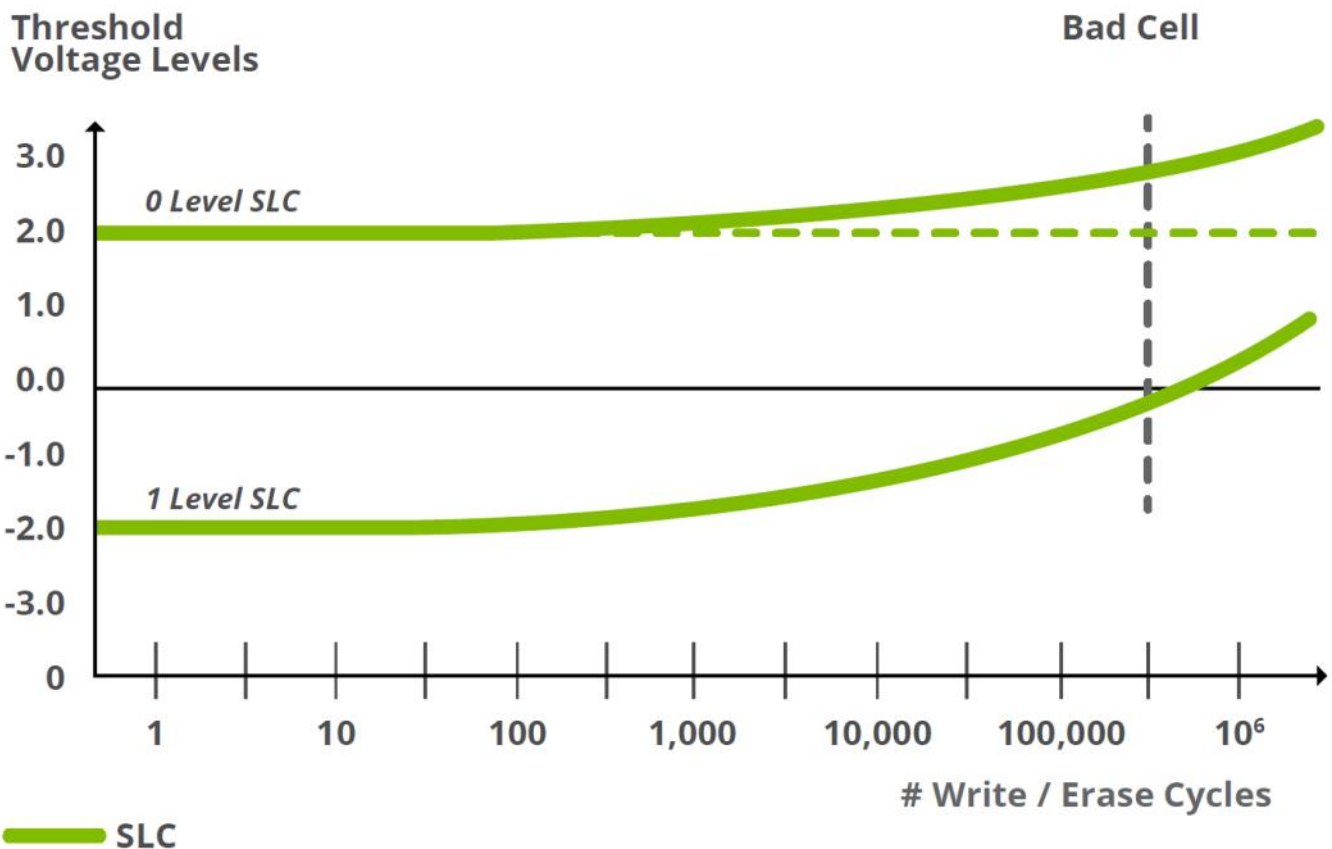


Bild 2: SLC NAND Endurance

Da bei MLC NAND vier unterschiedliche Stadien in etwa dem selben Spannungsbereich untergebracht werden müssen, bedeutet das für jedes einzelne Spannungslevel, dass der Bereich ungefähr der Hälfte des Bereiches entspricht, der bei SLC NAND zur Verfügung steht. Dadurch, dass die Programmiermechanismen im MLC NAND denen im SLC NAND entsprechen, ist der Schaden, der dem Oxidlayer während der Programmierung zugefügt wird, ebenfalls der selbe. Aufgrund der Tatsache, dass der Spannungsbereich bei MLC NAND nur halb so groß ist, wie bei SLC NAND, bedeutet dies, dass die Effekte der Verkleinerung des Programmier-/Löschbereiches deutlich früher auftreten, als es bei SLC NAND der Fall ist. Dies wird in Bild 3 deutlich gemacht:

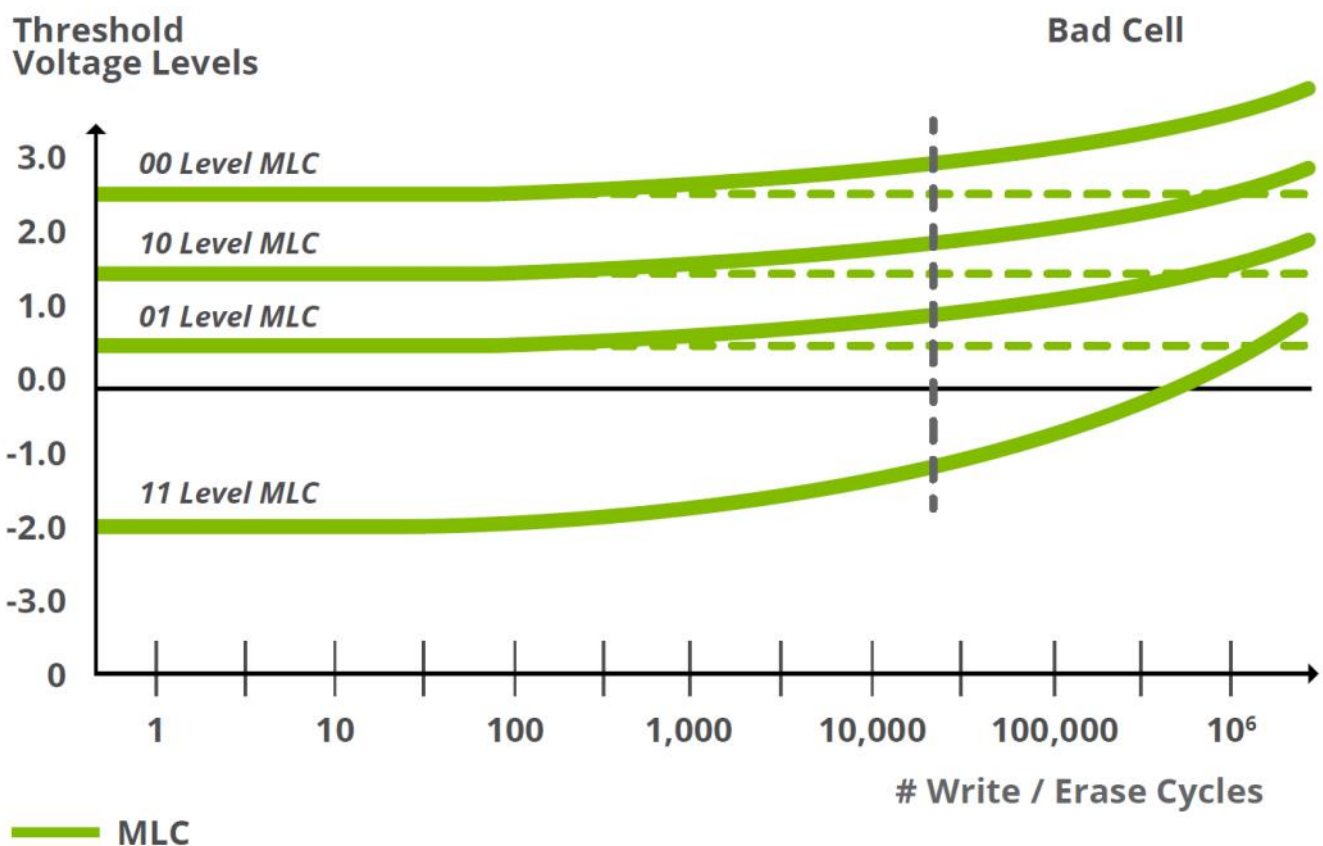


Bild 3: MLC NAND Endurance

Aktueller SLC NAND mit einer 4x/3x nm Technologie bietet eine Minimum Endurance von ca. 70.000 Schreib-/Löschzyklen pro Zelle. Im Vergleich dazu kann MLC NAND mit aktueller 2x/1x/1y nm Technologie nur mit ca. 3000 Schreib-/Löschzyklen pro Zelle aufwarten. Das ist eine mehr als eine Größenordnung geringere Endurance im Vergleich zu SLC NAND. Dieser Unterschied wird nur noch größer werden, wenn die Flashtechnologie weiter den bisherigen Weg der technischen Entwicklung geht. Bild 4 zeigt den Unterschied der Endurance Zyklen bei den verschiedenen Technologien:

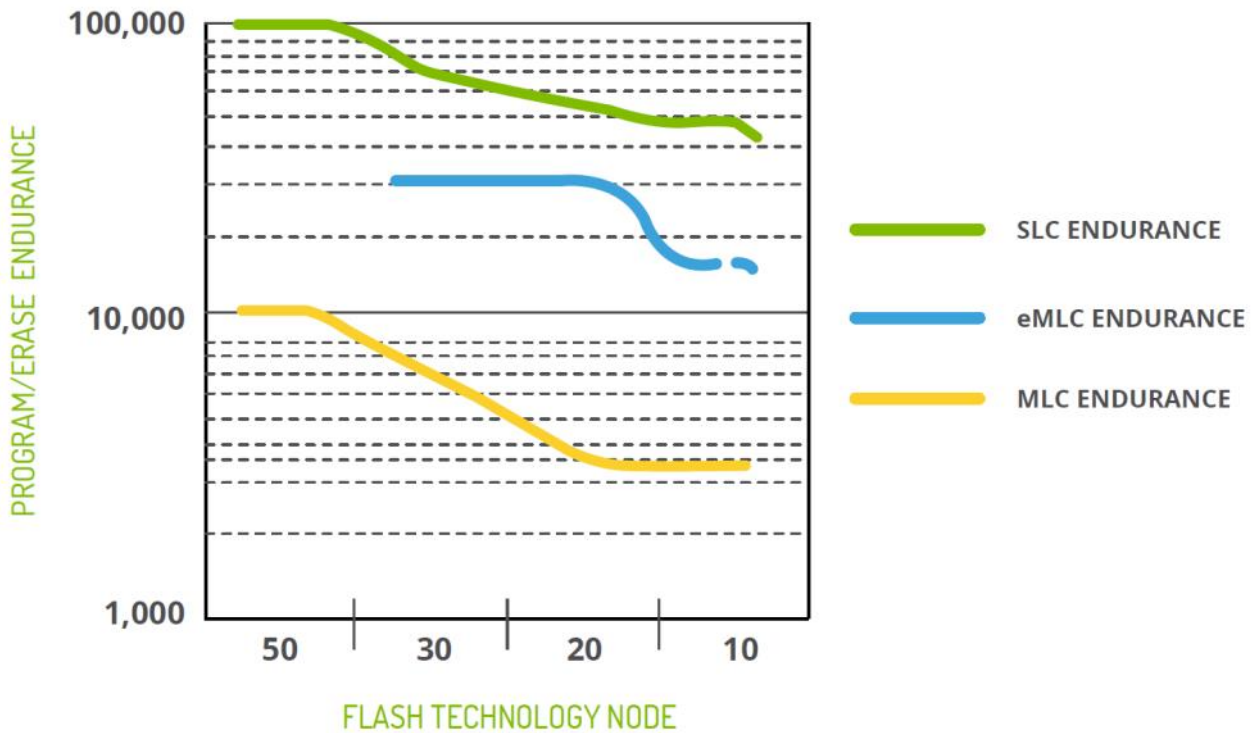


Bild 4: NAND Endurance Trend

Das geringere Endurance Limit impliziert, dass MLC NAND für Anwendungen, die häufige Datenaktualisierungen oder eine hohe Zuverlässigkeit unter erweiterten Operationsbedingungen voraussetzen, ungeeignet ist.

06 - Enterprise MLC

Um dem Problem der niedrigen Endurance bei MLC NAND zu begegnen, bieten einige Hersteller Enterprise MLC, oder auch eMLC an. Diese Art Flash ist identisch zu Standard MLC NAND, bietet aber andere Schreib-/Löschalgorithmen, die dazu dienen, Performance gegen Endurance zu tauschen. eMLC bietet eine höhere Endurance als Standard MLC Flash bei niedrigerer Performance. Die geringere Performance ist das Resultat eines präziseren Schreibalgorithmus, der für einen ausreichend großen Spannungsbereich des programmierten Status sorgt.

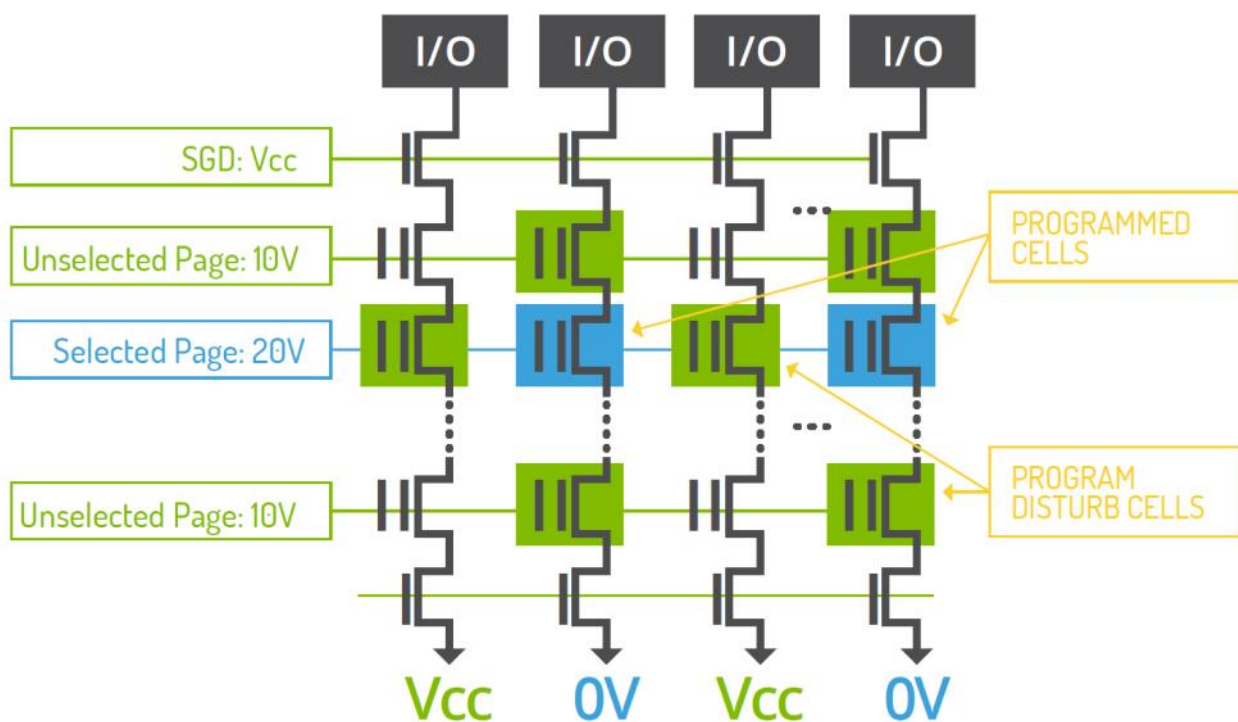
Zu beachten ist allerdings, dass wie in Bild 4 gezeigt wird, die Endurance von eMLC immer noch weniger als die Hälfte der Endurance von SLC NAND in der selben Strukturbreite aufweist. Somit ist SLC NAND immer noch die empfohlene Wahl für Anwendungen, die eine hohe Endurance und ein langes Produktleben benötigen.

07 - Fehlerhäufigkeit

Wie zuvor erwähnt, ist der Spannungsbereich pro Status bei MLC NAND deutlich kleiner als bei SLC NAND. Als Resultat ist MLC NAND deutlich anfälliger für Detektionsfehler während des Lesevorgangs (read sensing errors) und Störungsfehler (disturb errors). Lesefehler treten auf, wenn sich der Bereich der Spannungsverteilung aufgrund von wiederholten Schreib-/Löschvorgängen oder Temperaturänderungen aus dem Detektionsbereich verschiebt. Störungsfehler kommen durch „Cross coupling“ Effekte durch benachbarte Zellen im Array vor. Es gibt zwei Hauptursachen für Störungsfehler, die im folgenden näher erläutert werden.

07.1 - Störungen bei der Programmierung (write disturbance)

Diese Störungen treten in den benachbarten Zellen der gerade programmierten auf. Das passiert, weil die benachbarten Zellen einem höheren Spannungslevel als normalerweise ausgesetzt sind. Das führt dazu, dass diese Zellen den Anschein erwecken, schwach beschrieben worden zu sein. Bild 5 zeigt dieses Problem auf:



Strings being programmed are grounded. Others are Vcc.

Bild 5: Schreibstörungen

MLC NAND ist weitaus empfänglicher für diese Störungen, da die Spannungsbereiche pro Status deutlich kleiner sind.

07.2 - Störungen beim Lesen (read disturbance)

Read disturbance tritt in benachbarten Zellen derer auf, die gerade gelesen werden, weil sich Streuladungen mit den Floating Gates der unselektierten Zellen verbinden. Dieses Problem ist nicht so ernst wie eine Schreibstörung (write disturbance), aber es wird mit jeder Verkleinerung der Strukturbreite größer.

Bild 6 zeigt dieses Szenario:

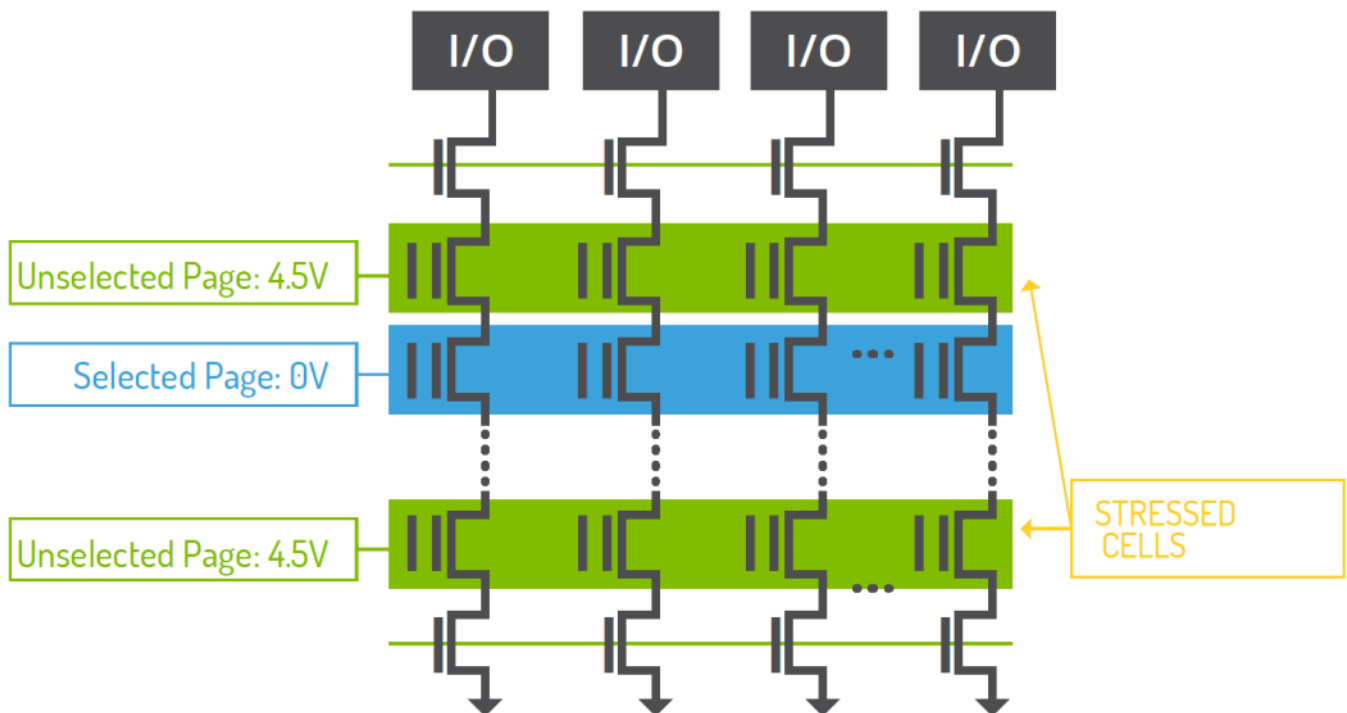
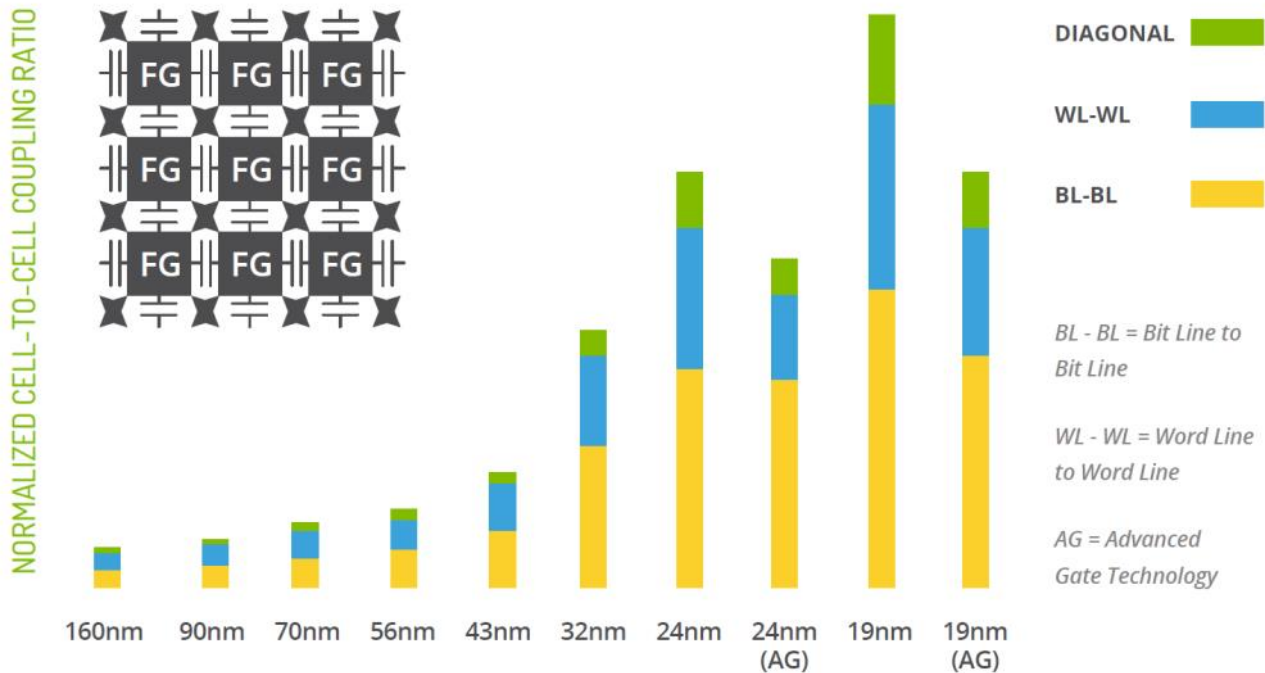


Bild 6: Lesestörungen (read disturb)

So wie sich die Endurance mit jedem Shrink verringert, werden auch Read und Write Disturbances mit jedem Shrink stärker. Bild 7 zeigt das Verhältnis der Cell Coupling Effekte im Bezug auf die Technologie / Strukturbreite:



FLASH TECHNOLOGY NODE

Bild 7: Effekte auf die Zellen

Aktuell verwendet Cactus Technologies® 4x/3x nm SLC NAND für die Industrial Grade Produkte, während für Mainstream MLC NAND 2x nm oder 1x/1y nm eingesetzt wird. Wie in Bild 7 dargestellt, ist der Grad der Cell Coupling Effekte bei 2x nm oder 1x/1y nm NAND drei bis fünfmal höher als bei 4x/3x nm NAND.

Dabei ist auch zu beachten, dass die Effekte des Cell to Cell Couplings, des Ladungsschwunds und der Verschiebung der Spannungsbereiche in den größeren Temperatur- und Spannungsbereichen einer industriellen Anwendung vergrößert werden.

08 - Zusammenfassung

In den vorhergehenden Kapiteln haben wir einige der wichtigsten Unterschiede zwischen SLC NAND und MLC NAND erforscht und wie einige der Hauptparameter im Bezug auf die Zuverlässigkeit durch die Verkleinerung der Strukturbreiten beeinflusst werden. Der wichtigste Punkt, der im Gedächtnis haften bleiben sollte ist der, dass obwohl MLC NAND einige Vorteile im Sinne von höherer Speicherdichte und geringeren Kosten pro Bit bietet, es unter der geringeren Performance, geringerer Lebensdauer und geringerer Zuverlässigkeit leidet. Cactus Technologies® ist der Meinung, dass nur SLC NAND die erforderliche Performance, Lebensdauer und Zuverlässigkeit für Anwendungen im industriellen Umfeld bietet. Cactus Technologies® verwendet ausschließlich SLC NAND in den Industrial Grade Produkten.

Controllerhersteller sind sich dieser Unzulänglichkeiten bewusst und haben diverse adaptive Algorithmen entwickelt, um diese zu kompensieren. Mit diesen fortschrittlichen Algorithmen kann die Endurance von MLC NAND um bis auf das Zehnfache erhöht werden (im Vergleich zum RAW NAND). Diese Verbesserungen können für einige Applikationen ausreichend sein, aber es ist wichtig anzumerken, dass 1x/1y MLC NAND trotz einer zehnfachen Verbesserung, immer noch weniger als die Hälfte der Endurance von 4x/3x SLC NAND bietet.

Wir hoffen, dass Ihnen dieses White Paper hilft, die Schlüsselunterschiede zwischen SLC und MLC NAND besser zu verstehen. Sollten Sie Fragen zu diesem Thema haben, bitten wir Sie, uns zu kontaktieren.

©2016 Cactus Technologies ® - All rights reserved.

Autor: Joseph Chang, Cactus Technologies Ltd.
Übersetzung / Ergänzungen: Thomas Graffweg, Tristan Friend - Dacom West GmbH
Version: 1.01
Datum: 20.04.2016